

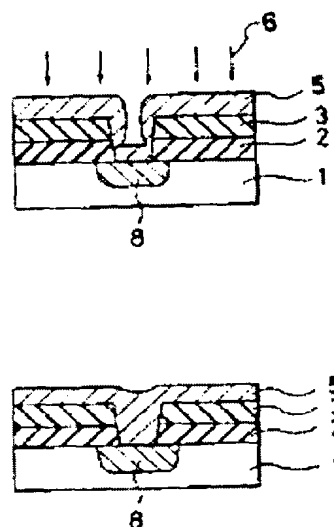
**MANUFACTURE OF SEMICONDUCTOR DEVICE**

**Patent number:** JP2215131  
**Publication date:** 1990-08-28  
**Inventor:** KAGAMI SHOICHI; ASAMI TETSUYA  
**Applicant:** TOKYO SHIBAURA ELECTRIC CO; TOSHIBA MICRO ELECTRONICS  
**Classification:**  
- international: **H01L21/3205; H01L21/28; H01L21/02;** (IPC1-7):  
H01L21/28; H01L21/3205  
- european:  
**Application number:** JP19890035016 19890216  
**Priority number(s):** JP19890035016 19890216

**Report a data error here**

**Abstract of JP2215131**

**PURPOSE:**To enable a contact hole to be flattened by filling it up with a metallic film by a method wherein the metallic film is made amorphous by ion implantation so as to lower the melting point for augmenting the fluidity of the metallic film. **CONSTITUTION:**An Al metallic wiring 5 is patterned covering a contact hole 4 of an insulating film 2 and a BPSG 3 laminated on a p type silicon substrate 1. Next, when ions of Al metal, etc., are implanted in the whole surface, the wiring 5 is made amorphous so as to lower the melting point for augmenting the fluidity. Accordingly, the contact hole 4 is filled up with the wiring 5 by low temperature heat treatment to be flattened so that the step coverage of the metallic wiring 5 may be enhanced in the contact hole 4 and nearby parts thereby enabling the title semiconductor device capable of forming the metallic wiring 5 in a small contact hole to be manufactured.



Data supplied from the **esp@cenet** database - Worldwide

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-215131

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)8月28日

H 01 L 21/3205  
21/28

3 0 1 B  
L

7738-5F  
7738-5F  
6810-5F

H 01 L 21/88

K

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-35016

⑰ 出 願 平1(1989)2月16日

⑱ 発 明 者 各 務 正 一 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内  
⑲ 発 明 者 浅 見 哲 也 神奈川県川崎市川崎区駅前本町本町25番地1 東芝マイ  
コンエンジニアリング株式会社内  
⑳ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地  
㉑ 出 願 人 東芝マイクロエレクト 神奈川県川崎市川崎区駅前本町本町25番地1  
ロニクス株式会社  
㉒ 代 理 人 弁理士 鈴江 武彦 外3名

明 細 書

1. 発明の名称

半 導 体 装 置 の 製 造 方 法

2. 特許請求の範囲

半導体層、もしくはこの半導体層上に形成され  
た導体層上に絶縁膜を形成する工程と、この絶縁  
膜を通して上記半導体層、もしくは導体層に対し  
コンタクト孔を開孔する工程と、全面に第1の物  
質による金属膜を形成する工程と、この第1の物  
質による上記コンタクト孔を含むその周辺に形成  
された金属膜に対し、第1の物質、または第2の  
物質をイオン注入する工程と、このイオン注入さ  
れた第1の物質による金属膜を、この第1の物質  
の上記イオン注入される前の融点よりも低い温度  
で熱処理する工程と、この熱処理された第1の物  
質による金属膜を所定の形状にパターンニングす  
る工程とを具備することを特徴とする半導体装置の  
製造方法。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

この発明は、特に金属配線を含む半導体装置の  
製造方法に関する。

(従来の技術)

以下、図面を参照して、従来の金属配線を含む  
半導体装置の製造方法について説明する。

第2図は、従来の半導体装置内の金属配線の形  
成方法によって、形成された金属配線のコンタク  
ト孔内、およびその近傍の断面図である。

第2図に示すように、例えばp型シリコン基板  
101内に、例えば写真蝕刻法により、図示しな  
い所定のホトレジストによるn型不純物拡散層パ  
ターンを形成し、このホトレジストパターンをマ  
スクとして、n型の不純物をイオン注入、およ  
び熱拡散させることにより、n型不純物拡散層  
108を形成する。次に、例えばCVD法により、  
CVD-シリコン酸化膜102を形成する。次に、  
必要に応じて、例えばCVD法により、表面平坦

化用のBPSG(Boron Phosphorus Silicate Glass)膜103を形成する。次に、例えば写真蝕刻法により、図示しない所定のホトレジストによるコンタクト孔パターンを形成し、このホトレジストパターンをマスクとして、異方性エッチングを行ない、BPSG膜103、およびCVDーシリコン酸化膜102を通してコンタクト孔104を開孔する。同図では、コンタクト孔104は、不純物拡散層108に対して開孔されている。次に、全面に、スパッタ法により、例えばアルミニウム(Al)膜を形成する。次に、このアルミニウム膜105を、例えばホトレジストを用いた写真蝕刻法によって所定の形状にパターニングすることにより、アルミニウム(金属)配線105が形成される。次に、必要に応じて、例えばCVD法により、表面保護膜として、PSG(Phosphorus Silicate Glass)膜107を形成する。

このようにして、従来技術による半導体装置内の金属配線の形成方法により、半導体装置内のア

ルミニウム(金属)配線105が形成される。

しかしながら、このような、従来のアルミニウム(金属)配線の形成方法であると、第2図に示すように、コンタクト孔104内、およびその近傍では、アルミニウム(金属)配線105のステップカバレッジが悪い。特にコンタクト孔104内は、同図の円106の内部に示すように、局所的な、アルミニウム(金属)配線105の減膜領域が形成されてしまう。このような減膜領域においては、電流密度の増加が起こる。この結果、エレクトロマイグレーションの影響が著しくなり、ボイド、およびヒロックがアルミニウム(金属)配線内に発生し、アルミニウム(金属)配線の断線等に至ってしまう。さらに、近年、半導体装置、すなわち、LSI中の素子の微細化にともない、コンタクト孔104のスケーリングも微細化している。このようにコンタクト孔104が小さくなると、スパッタ法により形成されるアルミニウム膜が、このコンタクト孔104内に形成されなくなる。すなわち、コンタクト孔104が小さすぎ

るため、アルミニウム原子がコンタクト孔104内へスパッタされなくなってしまう。したがって、当初から、アルミニウム(金属)配線105が断線したかたちで形成されてしまう。

また、コンタクト孔104上では、保護膜107が同図に示すように窪んでしまう。近年のLSIでは、高集積化のため、多層の金属配線を用いる場合も多い。したがって、このように窪んだ保護膜107上に、第2層金属配線等が形成されると、この第2層金属配線には、加工の面、および信頼性の面で悪影響がおよぼされる。すなわち、従来の技術により形成された金属配線では、コンタクト孔上の保護膜に段差が現われるため、多層の金属配線を有して形成されるLSIには適していない。

(発明が解決しようとする課題)

この発明は上記のような点に鑑み為されたもので、コンタクト孔内、およびその近傍での金属配線のステップカバレッジを改善し、金属膜がスパッタされないような小さなコンタクト孔でも金属

配線を形成することを可能として、ひいては多層の金属配線を有して形成される半導体装置に通した金属配線を形成できる半導体装置の製造方法を提供することを目的とする。

〔発明の構成〕

(課題を解決するための手段)

この発明による半導体装置の製造方法によれば、半導体層、もしくはこの半導体層上に形成された導体層上に絶縁膜を形成する工程と、この絶縁膜を通して上記半導体層、もしくは導体層に対しコンタクト孔を開孔する工程と、全面に第1の物質による金属膜を形成する工程と、この第1の物質による上記コンタクト孔を含むその周辺に形成された金属膜に対し、第1の物質、または第2の物質をイオン注入する工程と、このイオン注入された第1の物質による金属膜を、この第1の物質の融点よりも低い温度で熱処理する工程と、この熱処理された第1の物質による金属膜を所定の形状にパターニングする工程とを具備することを特徴とする。

## (作 用)

上記のような半導体装置の製造方法によれば、金属配線となる第1の物質による金属膜に対し、第1の物質、または第2の物質をイオン注入することによって、上記第1の物質による金属膜がアモルファス（非晶質）化する。このように、第1の物質による金属膜がアモルファス化することによって、このアモルファス化した部分において、実質的な融点は低下する。このように融点が低下することにより、低い温度で、上記第1の物質による金属膜を全部、あるいは一部分を溶かすことができ、この第1の物質による金属膜に流動性を持たせることができる。このように流動性を持った第1の物質による金属膜によって、コンタクト孔内は埋込まれる。また、同時に、コンタクト孔上は平坦化される。

## (実施例)

以下、図面を参照して、この発明の一実施例に係わる半導体装置の製造方法について説明する。

第1図(a)乃至第1図(d)は、この発明の

により、例えばアルミニウム(A1)膜5を、0.4 $\mu$ m程度形成する。この時、形成されたアルミニウム膜5は多結晶構造となっている。

次に、第1図(b)に示すように、全面に、例えばアルミニウム膜5と同じ物質であるアルミニウム6を加速電圧50 KeV、ドーズ量 $2 \times 10^{17}$  cm<sup>-2</sup>の条件でイオン注入する。このイオン注入において、加速電圧は、アルミニウム膜5に対して不純物を打込む深さによって調節される。

次に、第1図(c)に示すように、例えば温度450℃で、15分間の熱処理を行なう。この時の熱処理の温度は、アルミニウム膜5の融点(約660℃)よりも低い温度で行なう。

次に、第1図(d)に示すように、アルミニウム膜5を、例えばホトレジストを用いた写真蝕刻法によって所定の形状にパターンニングすることにより、アルミニウム(金属)配線5'が形成される。次に、必要に応じて、例えばCVD法により、表面保護膜として、PSG(Phosphorus Silicate Glass)膜7を形成する。このようにし

一実施例に係わる半導体装置内の金属配線の形成方法について、工程順に示した断面図である。

まず、第1図(a)に示すように、例えばp型シリコン基板1内に、例えば写真蝕刻法により、図示しない所定のホトレジストによるn型不純物拡散層パターンを形成し、このホトレジストパターンをマスクとして、n型の不純物をイオン注入、および熱拡散させることにより、n型不純物拡散層8を形成する。次に、例えばCVD法により、CVD-シリコン酸化膜2を形成する。次に、必要に応じて、例えばCVD法により、表面平坦化用のBPSG(Boron Phosphorus Silicate Glass)膜3を形成する。次に、例えば写真蝕刻法により、所定のホトレジストによるコンタクト孔パターンを形成し、この図示しないホトレジストパターンをマスクとして、異方性エッチングを行ない、BPSG膜3、およびCVD-シリコン酸化膜2を通してコンタクト孔4を開孔する。同図では、コンタクト孔4は、不純物拡散層8に対して開孔されている。次に、全面に、スパッタ法

で、この発明の一実施例に係わる半導体装置内の金属配線の形成方法により、半導体装置内のアルミニウム(金属)配線5'が形成される。

このような、アルミニウム(金属)配線の形成方法によれば、まず、アルミニウム(金属)配線5'となる、スパッタ法によって形成された多結晶構造のアルミニウム膜5に、同じ物質であるアルミニウムがイオン注入されることにより、このアルミニウム膜5がアモルファス化する。このように、アルミニウム膜5がアモルファス化することによって、このアモルファス化した部分において、実質的な融点は低下する。このことから、現在、製造プロセスで望まれている、プロセスの低温化から外れることなくアルミニウムを溶かす、すなわち、アルミニウムに流動性を持たせることができる。この流動性を持ったアルミニウムを利用して、第1図(e)に示すように、上記コンタクト孔4内を、アルミニウムにより、埋込むことが可能となる。したがって、コンタクト孔4内、およびその近傍のステップカバレッジを改善でき

る。また、このアルミニウム膜5がアモルファス化される量は、加速電圧(イオン打込みエネルギー)を調節することによって制御できる。このことから、アルミニウム膜5に多結晶の領域と、アモルファスの領域とを形成することもできる。このように多結晶の領域と、アモルファスの領域とが存在しているアルミニウム膜5では、その内部において、上述したようなことから融点に差が生じる。このように融点に差が生じることにより、多結晶の領域は溶かさず、アモルファスの領域のみ溶かすことも可能である。例えばアルミニウム膜5の上層をアモルファス、下層を多結晶となるように形成すれば、上層のアモルファスの領域のみ部分的に溶かす、すなわち、流動性を持たせることができる。このことから、このアルミニウム膜5と、シリコン基板1、および不純物拡散層8との界面において、アルミニウム膜5へのシリコンの拡散、あるいはシリコン基板1、および不純物拡散層8へのアルミニウム拡散を防ぐことができる。さらに、コンタクト部での不純物析出によ

るコンタクト抵抗の増大の点も抑制できる。また、イオン注入技術の利点である注入領域の選択性を利用して、アルミニウム膜5に対し、局所的にイオンを打込み、アルミニウム膜5の所定の領域の融点を選択的に下げることも可能である。これらのことから、アルミニウム膜5において、高さ方向にも、平面方向にも、アモルファス化する領域、すなわち、流動性を持たせる領域を選択できる。さらに、従来のスパッタ法では、小さすぎてスパッタできなかったコンタクト孔でも、上記のような流動性を持ったアルミニウムによって、埋込むことが可能となる。さらに、同時に、コンタクト孔4上が、流動性を持ったアルミニウムにより、平坦化される。すなわち、コンタクト孔4上に保護膜を形成しても段差が現われることがない。したがって、多層の金属配線を有して形成されるLSIに通している。

尚、上記一実施例では、アルミニウム(金属)膜に対して、イオン種として、同じ物質であるアルミニウムを用いたが、イオン種として、例えば

チタン(Ti)、タンタル(Ta)、タングステン(W)、銅(Cu)、クロム(Cr)、シリコン(Si)等を用いてもよい。また、上記一実施例では、イオン注入をアルミニウム(金属)膜をパターニングする前に行なったが、パターニングした後に行なってもよい。

#### [発明の効果]

以上説明したようにこの発明によれば、半導体装置内の金属配線となる金属膜に、金属膜と同じ物質、あるいは異なる物質をイオン注入することにより、上記金属膜がアモルファス化し、実質的な融点が低下する。したがって、低温で金属膜を溶かす、すなわち、流動性を持たせることが可能となり、コンタクト孔等の窪みをこの金属膜で埋め込むことが可能となる。同時に平坦化もなされる。

これらのことから、コンタクト孔内、およびその近傍での金属配線のステップカバレッジが改善され、金属膜がスパッタされないような小さなコンタクト孔でも金属配線を形成することが可能と

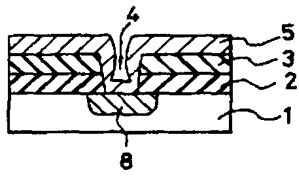
なり、ひいては多層の金属配線を有して形成される半導体装置に通した金属配線を形成できる半導体装置製造方法が提供される。

#### 4. 図面の簡単な説明

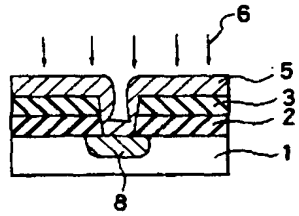
第1図(a)乃至第1図(d)は、この発明の一実施例に係わる半導体装置内の金属配線の形成方法を工程順に示した断面図、第2図は、従来技術により形成された半導体装置内の金属配線の断面図である。

1…p型シリコン基板、2…CVD-シリコン酸化膜、3…BPSG膜、4…コンタクト孔、5…アルミニウム膜、5'…アルミニウム(金属)配線、6…アルミニウムイオン、7…PSG膜、8…n型不純物拡散層、101…p型シリコン基板、102…CVD-シリコン酸化膜、103…BPSG膜、104…コンタクト孔、105…アルミニウム膜、105'…アルミニウム(金属)配線、106…減膜領域、107…PSG膜、108…n型不純物拡散層。

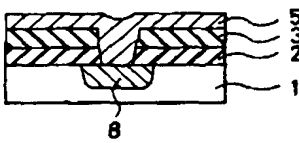
出願人代理人 弁理士 鈴江武彦



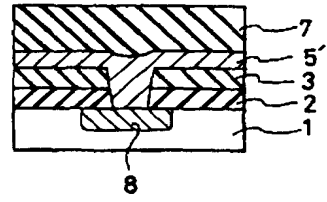
第 1 図 (a)



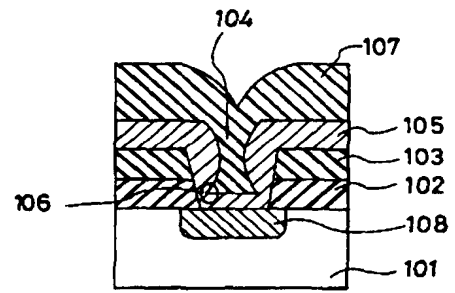
第 1 図 (b)



第 1 図 (c)



第 1 図 (d)



第 2 図